

ВІДГУК

рецензента кандидата технічних наук, доцента

Сорокіна Антона Романовича

на дисертаційну роботу Демченка Олега Івановича

«Векторно-логічні моделі цифрових схем для симуляції та візуалізації»,

подану до захисту на здобуття наукового ступеня доктора філософії

з галузі знань 12 Інформаційні технології

спеціальності 123 Комп'ютерна інженерія

Актуальність теми дисертації.

Дисертація присвячена розв'язку актуальної на ринку автоматизації проєктування електроніки науково-практичної задачі, яка пов'язана з розробкою енергозберігаючого комп'ютингу в пам'яті на основі транзакцій зчитування-запису, що дозволяє мінімізувати час при моделюванні цифрових схем. Це має важливе науково-практичне значення й відповідає сучасним напрямкам розвитку інформаційних технологій та спеціальності 123 Комп'ютерна інженерія.

Ступінь обґрунтованості наукових положень.

Дисертація складається з 4 розділів.

Перший розділ «Аналіз стану проблеми та актуальних технологій моделювання несправностей цифрових систем» присвячено аналізу сучасних технологій розробки цифрових систем, моделюванню несправностей. Описано комп'ютинг автоматизованого проєктування, архітектури та тестування цифрових проєктів, визначено актуальність дисертаційного дослідження, його мету та задачі.

Другий розділ «Розумні структури даних та векторна логіка їх обробки» присвячено визначенню структур даних векторної логіки для подальшої їх обробки. пропонується вирішувати задачі моделювання, симуляції та тестування на основі апарату векторно-логічного комп'ютингу шляхом зменшення складності алгоритмів за рахунок надмірності розумних структур даних. При цьому процедури моделювання та тестування реалізуються у пам'яті на основі read-write транзакцій без інструкції процесора. Це дозволяє реалізувати комп'ютинг тестування на енерго- та часозбережуваних механізмах, що суттєво для ринку автоматизації проєктування електроніки.

Третій розділ «Математичний апарат декартової та векторної логіки для механізмів моделювання» присвячено питанням створення теоретичних підходів до моделювання несправностей на основі векторної логіки. Розроблено механізми та програмне забезпечення (що описано у подальшому у розділі 4) для економічного розв'язання задач design and test в архітектурі in-memory комп'ютингу.

Четвертий розділ «Верифікація структур даних, механізмів, алгоритмів. Хмарний сервіс MOSI-HDL» присвячено верифікації розроблених структур даних, механізмів, алгоритмів, які імплементовано у хмарний сервіс MOdelling for SImulation (MOSI-HDL) для моделювання та рендерингу. Таким чином, результати дисертації підтверджено програмною реалізацією та обчислювальними експериментами.

Наукова новизна представлених досліджень.

Наукова новизна дисертації має удосконалені та нові результати, а саме:

1. Удосконалені розумні структури даних, які орієнтовані на безпроцесорний векторно-логічний modeling for fault/good-value as address simulation за допомогою read-write транзакцій, що дозволило зменшити обчислювальну складність алгоритмів симуляції до лінійної.

2. Нова векторно-логічна модель елементів цифрової схеми, що дозволяє здійснити good-value simulation вхідних тестових наборів та fault as address simulation як адрес бітів логічного та дедуктивного вектора на основі read-write транзакцій та знизити обчислювальну складність алгоритмів тестування логічних функціональностей до лінійної.

3. Нова архітектура для моделювання схеми та рендерингу процесів синхронізації векторно-логічного modeling for fault/good-value as address simulation, що містить побудову моделі об'єкта у пам'яті комп'ютера та дозволяє проєктувальнику візуально супроводжувати процес modeling for simulation цифрової схеми (вручну будувати тести для покриття несправностей логічних схем).

4. Нові механізми векторно-логічного modeling for fault/good-value as address simulation, що відзначаються лінійною алгоритмічною складністю.

Практична цінність дисертаційного дослідження.

Практичне значення результатів дисертаційного дослідження полягає у наступному:

– виконана програмна реалізація розумних структур даних, алгоритмів та механізмів fault/good-value as address simulation, синхронний рендеринг всіх компонентів процесу симуляції на вікно монітору з метою візуального супроводжування процесу modeling for simulation цифрової схеми, їх верифікація на бібліотеці стендових схем ISCAS та імплементация до хмарного сервісу MOSI-HDL;

– проведена верифікація розумних структур даних та алгоритмів моделювання на схемах та функціональних елементах з бібліотеки ISCAS;

– розроблено хмарний сервіс MOSI-HDL на основі векторно-логічного in-методу комп'ютингу, що відзначається реалізацією механізмів ергономічного рендерингу та синхронізації результатів моделювання в чотирьох масштабованих вікнах, які виводяться на екран монітора.

Хмарний сервіс MOSI-HDL реалізований мовою C++. Для верифікації механізмів моделювання оброблені схеми ISCAS85. Програма MOSI-HDL написано на мові C++ версії C++17, у тому числі невелика частина – модуль web, написаний на JavaScript + HTML. Підтримуються Windows та Ubuntu;

– впроваджено результати дисертації у складі векторно-логічних моделей та механізмів у навчальний процес Харківського національного університету радіоелектроніки (акт про впровадження від 15.06.2026).

Дотримання академічної доброчесності.

Порушень принципів академічної доброчесності в дисертаційній роботі не виявлено. Запозичення оформлені належним чином, результати дослідження є оригінальними та отримані автором самостійно.

Аналіз наукових публікацій.

Основні положення та результати дисертаційної роботи достатньою мірою відображено у 9 друкованих працях, серед яких 3 статті (1 стаття – в міжнародному науковому журналі за кордоном, що індексується Scopus, 2 статті – у наукових журналах, включених до «Переліку наукових фахових видань України», з них 1 – у журналі категорії А, що входить до наукометричної бази Web of Science, та 1 – категорії Б), а також 3 тез доповідей у матеріалах міжнародних наукових конференцій, з них 1 входить до науково-метричної бази Scopus. Результати роботи були представлені та обговорені на наступних конференціях: IEEE East-West Design and Test Symposium, 2026; 15 Міжнародна науково-технічна конференція «Сучасні напрями розвитку інформаційно-комунікаційних технологій та засобів управління (Current directions of development of information and communication technologies and control tools)», Баку – Харків – Жиліна, 2025; XXX Міжнародний молодіжний форум «Радіоелектроніка та молодь у XXI столітті», Харків, 2026; а також на двох виставках технічної творчості молоді в рамках Міжнародного молодіжного форуму «Радіоелектроніка та молодь у XXI столітті» з отриманням призових місць – у 2025 (нагорода – Гран-прі у номінації «Розробка програмного забезпечення для апаратної платформи») та 2026 (нагорода – I місце у номінації «Розробка програмного забезпечення для апаратної платформи») роках.

Результати дисертації у складі векторно-логічних моделей та механізмів впроваджені у навчальний процес Харківського національного університету радіоелектроніки (акт про впровадження від 15.06.2026).

Зауваження до дисертаційної роботи.

1. Чи існують обмеження для введення візуальної схемної структури за допомогою інтерфейсу GUI? Що робити, якщо схема займає більш, ніж один екран за площею?

2. Чи орієнтована програма моделювання несправностей на обробку схем із глобальними зворотними зв'язками?

3. У поточній версії хмарного сервісу відсутня можливість завантажити власні файли Verilog, слід конфігурувати доступ, тобто такий функціонал недороблено.

4. У поточній версії хмарного сервісу відсутня підтримка послідовних схем.

5. Поточна версія хмарного сервісу має ускладнену роботу зі схемами великої розмірності.

Висновки.

Дисертаційна робота Демченка Олега Івановича «Векторно-логічні моделі цифрових схем для симуляції та візуалізації» є завершеним науковим дослідженням, у якому вирішено актуальну науково-практичну задачу економічно ефективного векторно-логічного моделювання в пам'яті для симуляції несправностей як адрес цифрових схем на основі транзакцій зчитування-запису.

Дисертація має завершену логічну структуру. Отримані результати теоретично обґрунтовано та програмно реалізовано, що свідчить про їх наукову новизну та практичну значущість.

З урахуванням теоретичної значущості виконаного дослідження, рівня наукової новизни, обґрунтованості та достовірності отриманих результатів, а також їх практичної спрямованості, можна зробити висновок, що дисертаційна робота Демченка Олега Івановича «Векторно-логічні моделі цифрових схем для симуляції та візуалізації» повністю відповідає вимогам пунктів 6, 7, 8 і 9 Порядку присудження ступеня доктора філософії, затвердженого постановою Кабінету Міністрів України від 12 січня 2022 року № 44.

Таким чином, Демченко Олег Іванович заслуговує на присудження ступеня доктора філософії в галузі знань 12 Інформаційні технології за спеціальністю 123 Комп'ютерна інженерія.

Рецензент:

кандидат технічних наук, доцент,
доцент кафедри електронних обчислювальних машин
Харківського національного університету радіоелектроніки

28 серпня 2026



Сорокін Антон Романович